

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7103437号

(P7103437)

(45)発行日 令和4年7月20日(2022.7.20)

(24)登録日 令和4年7月11日(2022.7.11)

(51)国際特許分類

F I

H 0 1 L 23/48 (2006.01)

H 0 1 L 23/48

P

H 0 1 L 23/29 (2006.01)

H 0 1 L 23/36

A

H 0 1 L 25/07 (2006.01)

H 0 1 L 25/04

C

H 0 1 L 25/18 (2006.01)

請求項の数 20 (全18頁)

(21)出願番号 特願2020-562047(P2020-562047)

(86)(22)出願日 平成30年12月27日(2018.12.27)

(86)国際出願番号 PCT/JP2018/048152

(87)国際公開番号 WO2020/136805

(87)国際公開日 令和2年7月2日(2020.7.2)

審査請求日 令和3年5月19日(2021.5.19)

(73)特許権者 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目7番3号

(74)代理人 110003199弁理士法人高田・高橋国際

特許事務所

(72)発明者 山内 宏哉

東京都千代田区丸の内二丁目7番3号

三菱電機株式会社内

(72)発明者 林 啓

東京都千代田区丸の内二丁目7番3号

三菱電機株式会社内

(72)発明者 中田 洋輔

東京都千代田区丸の内二丁目7番3号

三菱電機株式会社内

(72)発明者 川瀬 達也

最終頁に続く

(54)【発明の名称】 半導体装置および半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】

第1半導体チップと、

第2半導体チップと、

前記第1半導体チップの上面に設けられた第1金属板と、

前記第2半導体チップの上面に設けられた第2金属板と、

前記第1半導体チップ、前記第2半導体チップ、前記第1金属板および前記第2金属板を覆う封止樹脂と、

を備え、

前記封止樹脂には、前記第1金属板と前記第2金属板との間に、前記封止樹脂の上面から下方に向かって延びる溝が形成され、

前記第1金属板は、前記第2金属板と対向する端部に、前記溝を形成する前記封止樹脂の側面から露出する第1露出部を有し、

前記第2金属板は、前記第1金属板と対向する端部に、前記溝を形成する前記封止樹脂の側面から露出する第2露出部を有することを特徴とする半導体装置。

【請求項2】

前記封止樹脂の外側に延び、前記第1金属板と離れて設けられ、前記第2半導体チップの裏面と電氣的に接続された第1電極端子を備え、

前記第1金属板は、前記第1半導体チップの上面と前記第2半導体チップの裏面とを電氣的に接続することを特徴とする請求項1に記載の半導体装置。

【請求項 3】

絶縁層と、

前記絶縁層の上に設けられ、上面に前記第 1 半導体チップが設けられた第 1 導電層と、

前記絶縁層の上に設けられ、上面に前記第 2 半導体チップが設けられた第 2 導電層と、

前記絶縁層の上に設けられた第 3 導電層と、

前記第 2 導電層の上面に設けられ、前記封止樹脂の外側に延びる第 1 電極端子と、

前記第 1 導電層の上面に設けられ、前記封止樹脂の外側に延びる第 2 電極端子と、

前記第 3 導電層の上面に設けられ、前記封止樹脂の外側に延びる第 3 電極端子と、

を備え、

前記第 1 金属板は、前記第 1 半導体チップの上面と前記第 2 導電層の上面とを接続し、

10

前記第 2 金属板は、前記第 2 半導体チップの上面と前記第 3 導電層の上面とを接続し、

前記第 1 電極端子は、前記第 2 導電層の上面に前記第 1 金属板および前記第 2 半導体チップと離れて設けられ、

前記第 2 電極端子は、前記第 1 半導体チップと離れて設けられ、

前記第 3 電極端子は、前記第 2 金属板と離れて設けられることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】

前記絶縁層の上に設けられた第 4 導電層および第 5 導電層と、

前記第 1 導電層の上面に設けられた第 3 半導体チップおよび第 4 半導体チップと、

前記第 4 導電層の上面に設けられた第 5 半導体チップと、

20

前記第 5 導電層の上面に設けられた第 6 半導体チップと、

前記第 3 半導体チップの上面と前記第 4 導電層の上面とを接続する第 3 金属板と、

前記第 4 半導体チップの上面と前記第 5 導電層の上面とを接続する第 4 金属板と、

を備え、

前記第 2 金属板は、前記第 5 半導体チップの上面および前記第 6 半導体チップの上面と、

前記第 3 導電層の上面とを接続し、

前記第 3 金属板は、前記溝を形成する前記封止樹脂の側面から露出する第 3 露出部を有し、

前記第 4 金属板は、前記溝を形成する前記封止樹脂の側面から露出する第 4 露出部を有し、

前記第 3 露出部および前記第 4 露出部は、前記第 2 露出部と前記溝を挟んで対向することを特徴とする請求項 3 に記載の半導体装置。

30

【請求項 5】

前記第 1 半導体チップと前記第 3 半導体チップと前記第 4 半導体チップは、前記第 1 導電層の上面に並び、

前記溝は、前記第 1 半導体チップと前記第 3 半導体チップと前記第 4 半導体チップとが並び方向に沿って延びることを特徴とする請求項 4 に記載の半導体装置。

【請求項 6】

前記第 1 露出部は、前記第 1 金属板のうち前記第 2 導電層の上面に設けられた部分よりも高い位置に設けられることを特徴とする請求項 3 から 5 の何れか 1 項に記載の半導体装置。

【請求項 7】

前記溝を形成する前記封止樹脂の側面は、絶縁性テープまたは封止材で覆われることを特徴とする請求項 1 から 6 の何れか 1 項に記載の半導体装置。

40

【請求項 8】

第 1 半導体チップと、

第 2 半導体チップと、

前記第 1 半導体チップの上面に設けられた第 1 金属板と、

前記第 2 半導体チップの上面に設けられた第 2 金属板と、

前記第 1 半導体チップ、前記第 2 半導体チップ、前記第 1 金属板および前記第 2 金属板を覆う封止樹脂と、

を備え、

前記第 1 金属板の前記第 2 金属板と対向する端部は、前記封止樹脂の上面に向かって延び

50

、前記封止樹脂の上面から露出し、
前記第 2 金属板の前記第 1 金属板と対向する端部は、前記封止樹脂の上面に向かって延び、
前記封止樹脂の上面から露出することを特徴とする半導体装置。

【請求項 9】

第 1 半導体チップと、
第 2 半導体チップと、
前記第 1 半導体チップの上面と前記第 2 半導体チップの裏面とを電氣的に接続する第 1 金属板と、
前記第 1 金属板と離れて設けられ、前記第 2 半導体チップの裏面と電氣的に接続された第 1 電極端子と、
前記第 1 半導体チップ、前記第 2 半導体チップおよび前記第 1 金属板を収納する収納部と、
前記収納部を囲む外周部と、を有するケースと、
前記収納部を封止する封止樹脂と、
を備え、
前記第 1 電極端子は、前記収納部の外側に延び、
前記第 1 金属板は前記ケースに固定されることを特徴とする半導体装置。

10

【請求項 10】

前記ケースは、前記第 1 金属板を収納し固定する開口を有することを特徴とする請求項 9 に記載の半導体装置。

【請求項 11】

20

前記開口の形状は、前記第 1 金属板の形状に対応することを特徴とする請求項 10 に記載の半導体装置。

【請求項 12】

前記第 1 金属板は、前記外周部に向かって延びる凸部を有し、
前記外周部には、前記凸部と嵌合する凹部が形成されることを特徴とする請求項 9 に記載の半導体装置。

【請求項 13】

前記第 1 電極端子は、前記外周部に固定されることを特徴とする請求項 9 から 12 の何れか 1 項に記載の半導体装置。

【請求項 14】

30

前記第 1 金属板の厚さと、前記第 1 電極端子の厚さは異なることを特徴とする請求項 9 から 13 の何れか 1 項に記載の半導体装置。

【請求項 15】

前記第 1 半導体チップをスイッチングさせる信号が入力される信号端子を備え、
前記第 1 半導体チップは、前記信号端子とワイヤで接続される信号端子接続部を上面に有し、
前記信号端子接続部と前記第 1 金属板との距離は 1 mm 以下であることを特徴とする請求項 9 から 14 の何れか 1 項に記載の半導体装置。

【請求項 16】

前記第 1 半導体チップまたは前記第 2 半導体チップの少なくとも 1 つはワイドバンドギャップ半導体によって形成されていることを特徴とする請求項 1 から 15 の何れか 1 項に記載の半導体装置。

40

【請求項 17】

前記ワイドバンドギャップ半導体は、炭化珪素、窒化ガリウム系材料またはダイヤモンドであることを特徴とする請求項 16 に記載の半導体装置。

【請求項 18】

第 1 金属板と、第 2 金属板とが接続部を介して一体化されたフレームを、第 1 半導体チップの上面に前記第 1 金属板が設けられ、第 2 半導体チップの上面に前記第 2 金属板が設けられるように搭載し、
前記フレーム、前記第 1 半導体チップおよび前記第 2 半導体チップを封止樹脂で覆い、

50

前記第 1 金属板と前記第 2 金属板とが分離するように、前記封止樹脂と共に前記接続部を切り欠き前記封止樹脂に溝を形成すること特徴とする半導体装置の製造方法。

【請求項 19】

前記接続部は、前記フレームの前記接続部と隣接する部分よりも高い位置に設けられることを特徴とする請求項 18 に記載の半導体装置の製造方法。

【請求項 20】

収納部と、前記収納部を囲む外周部と、を有するケースの前記外周部に第 1 電極端子と複数の信号端子とを固定する工程と、

第 1 半導体チップと、第 2 半導体チップとを前記収納部に収納し、前記第 1 電極端子と前記第 2 半導体チップの裏面とを電氣的に接続する収納工程と、

10

前記収納工程の後に、前記第 1 半導体チップの上面に設けられた信号端子接続部および前記第 2 半導体チップの上面に設けられた信号端子接続部と、前記複数の信号端子とをそれぞれワイヤで接続する接続工程と、

前記接続工程の後に、第 1 金属板を前記ケースに固定し、前記第 1 金属板で前記第 1 半導体チップの上面と前記第 2 半導体チップの裏面とを電氣的に接続する工程と、

を備えることを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、半導体装置および半導体装置の製造方法に関する。

20

【背景技術】

【0002】

特許文献 1 には、半導体チップの金属電極が内部接続端子、アルミワイヤにより導体パターンに内部配線された半導体装置が開示されている。また、複数の外部引出端子が導体パターンから樹脂ケースの上面に引き出されている。内部接続端子および外部引出端子は、銅板を加工してなるリードフレームとして構成される。

【先行技術文献】

【特許文献】

【0003】

【文献】国際公開第 2012/157583 号

30

【発明の概要】

【発明が解決しようとする課題】

【0004】

特許文献 1 では、外部引出端子と、内部接続端子が別体となっている。このため、内部接続端子の位置決めの精度が低下する可能性がある。

【0005】

本発明は上述の問題を解決するためになされたものであり、その目的は、パッケージ内部の金属板の位置決めの精度を向上できる半導体装置および半導体装置の製造方法を得ることである。

【課題を解決するための手段】

40

【0006】

本願の第 1 の発明に係る半導体装置は、第 1 半導体チップと、第 2 半導体チップと、該第 1 半導体チップの上面に設けられた第 1 金属板と、該第 2 半導体チップの上面に設けられた第 2 金属板と、該第 1 半導体チップ、該第 2 半導体チップ、該第 1 金属板および該第 2 金属板を覆う封止樹脂と、を備え、該封止樹脂には、該第 1 金属板と該第 2 金属板との間に、該封止樹脂の上面から下方に向かって延びる溝が形成され、該第 1 金属板は、該第 2 金属板と対向する端部に、該溝を形成する該封止樹脂の側面から露出する第 1 露出部を有し、該第 2 金属板は、該第 1 金属板と対向する端部に、該溝を形成する該封止樹脂の側面から露出する第 2 露出部を有する。

【0007】

50

本願の第2の発明に係る半導体装置は、第1半導体チップと、第2半導体チップと、該第1半導体チップの上面に設けられた第1金属板と、該第2半導体チップの上面に設けられた第2金属板と、該第1半導体チップ、該第2半導体チップ、該第1金属板および該第2金属板を覆う封止樹脂と、を備え、該第1金属板の該第2金属板と対向する端部は、該封止樹脂の上面に向かって延び、該封止樹脂の上面から露出し、該第2金属板の該第1金属板と対向する端部は、該封止樹脂の上面に向かって延び、該封止樹脂の上面から露出する。

【0008】

本願の第3の発明に係る半導体装置は、第1半導体チップと、第2半導体チップと、該第1半導体チップの上面と該第2半導体チップの裏面とを電氣的に接続する第1金属板と、該第1金属板と離れて設けられ、該第2半導体チップの裏面と電氣的に接続された第1電極端子と、該第1半導体チップ、該第2半導体チップおよび該第1金属板を収納する収納部と、該収納部を囲む外周部と、を有するケースと、該収納部を封止する封止樹脂と、を備え、該第1電極端子は、該収納部の外側に延び、該第1金属板は該ケースに固定される。

10

【0009】

本願の第4の発明に係る半導体装置の製造方法は、第1金属板と、第2金属板とが接続部を介して一体化されたフレームを、該第1半導体チップの上面に該第1金属板が設けられ、該第2半導体チップの上面に該第2金属板が設けられるように搭載し、該フレーム、該第1半導体チップおよび該第2半導体チップを封止樹脂で覆い、該第1金属板と該第2金属板とが分離するように、該封止樹脂と共に該接続部を切り欠き該封止樹脂に溝を形成する。

20

【0010】

本願の第5の発明に係る半導体装置の製造方法は、収納部と、該収納部を囲む外周部と、を有するケースの該外周部に第1電極端子と複数の信号端子とを固定する工程と、第1半導体チップと、第2半導体チップとを該収納部に収納し、該第1電極端子と該第2半導体チップの裏面とを電氣的に接続する収納工程と、該収納工程の後に、該第1半導体チップの上面に設けられた信号端子接続部および該第2半導体チップの上面に設けられた信号端子接続部と、該複数の信号端子とをそれぞれワイヤで接続する接続工程と、該接続工程の後に、第1金属板を該ケースに固定し、該第1金属板で該第1半導体チップの上面と該第2半導体チップの裏面とを電氣的に接続する工程と、を備える。

【発明の効果】

30

【0011】

本願の第1の発明に係る半導体装置では、第1金属板と第2金属板とが接続部を介して一体化された状態で、第1金属板と第2金属板を封止樹脂で覆い、その後に封止樹脂に溝を設けて接続部を除去できる。従って、パッケージ内部の金属板の位置決め精度を向上できる。

本願の第2の発明に係る半導体装置では、第1金属板と第2金属板とが接続部を介して一体化された状態で、第1金属板と第2金属板を封止樹脂で覆い、その後に封止樹脂の上面から露出した接続部を除去できる。従って、パッケージ内部の金属板の位置決め精度を向上できる。

本願の第3の発明に係る半導体装置では、第1金属板はケースに固定される。従って、パッケージ内部の金属板の位置決め精度を向上できる。

40

本願の第4の発明に係る半導体装置の製造方法では、第1金属板と第2金属板とが接続部を介して一体化された状態で、第1金属板と第2金属板を封止樹脂で覆う。その後に封止樹脂と共に接続部を切り欠き、接続部を除去する。従って、パッケージ内部の金属板の位置決め精度を向上できる。

本願の第5の発明に係る半導体装置の製造方法では、信号端子接続部と信号端子とをワイヤボンディングした後に、第1金属板をケースに固定する。従って、第1金属板の位置決め精度を向上できる。

【図面の簡単な説明】

【0012】

50

【図 1】実施の形態 1 に係る半導体装置の平面図である。
【図 2】実施の形態 1 に係る半導体装置の断面図である。
【図 3】半導体チップの上にフレームを搭載した状態を示す図である。
【図 4】封止工程を説明する図である。
【図 5】除去工程を説明する図である。
【図 6】実施の形態 1 の第 1 の変形例に係る半導体装置の断面図である。
【図 7】実施の形態 1 の第 2 の変形例に係る半導体装置の断面図である。
【図 8】実施の形態 1 の第 3 の変形例に係る半導体装置の断面図である。
【図 9】実施の形態 1 の第 4 の変形例に係る半導体装置の断面図である。
【図 10】実施の形態 1 の第 5 の変形例に係る半導体装置の断面図である。 10
【図 11】実施の形態 2 に係る半導体装置の製造方法を説明する図である。
【図 12】実施の形態 2 に係る半導体装置の断面図である。
【図 13】実施の形態 3 に係る半導体装置の平面図である。
【図 14】実施の形態 3 の第 1 の変形例に係る半導体装置の平面図である。
【図 15】実施の形態 3 の第 2 の変形例に係る半導体装置の平面図である。
【図 16】実施の形態 3 の第 3 の変形例に係る半導体装置の平面図である。
【図 17】実施の形態 3 の第 4 の変形例に係る半導体装置の製造方法を説明する図である。
【発明を実施するための形態】

【0013】

本発明の実施の形態に係る半導体装置および半導体装置の製造方法について図面を参照して説明する。同じ又は対応する構成要素には同じ符号を付し、説明の繰り返しを省略する場合がある。 20

【0014】

実施の形態 1 .

図 1 は、実施の形態 1 に係る半導体装置 100 の平面図である。図 2 は、実施の形態 1 に係る半導体装置 100 の断面図である。半導体装置 100 は例えば電力変換装置である。本実施の形態では半導体装置 100 は 3 相インバータを構成している。半導体装置 100 は、DLB (Direct Lead Bonding) 構造を有する。

【0015】

半導体装置 100 では、絶縁基板 10 の上に複数の半導体チップが搭載されている。絶縁基板は、絶縁層 10 b と、絶縁層 10 b の裏面に設けられた導電層 10 a と、絶縁層 10 b の上面に設けられた第 1 導電層 11 ~ 第 5 導電層 15 を有する。第 1 導電層 11 ~ 第 5 導電層 15 は導電パターンである。 30

【0016】

第 1 導電層 11 の上面には、第 1 半導体チップ 21 a、第 3 半導体チップ 23 a、第 4 半導体チップ 24 a が設けられる。また、第 1 導電層 11 の上面には、第 1 ダイオード 21 b、第 3 ダイオード 23 b、第 4 ダイオード 24 b が設けられる。第 2 導電層 12 の上面には、第 2 半導体チップ 22 a および第 2 ダイオード 22 b が設けられる。また、第 4 導電層 14 の上面には、第 5 半導体チップ 25 a および第 5 ダイオード 25 b が設けられる。第 5 導電層 15 の上面には、第 6 半導体チップ 26 a および第 6 ダイオード 26 b が設けられる。 40

【0017】

第 1 半導体チップ 21 a ~ 第 6 半導体チップ 26 a は、例えば IGBT (Insulated Gate Bipolar Transistor) である。第 1 半導体チップ 21 a ~ 第 6 半導体チップ 26 a は、MOSFET (Metal - Oxide - Semiconductor Field - Effect Transistor) であっても良い。第 1 ダイオード 21 b ~ 第 6 ダイオード 26 b は還流ダイオードである。

【0018】

第 1 導電層 11 は、第 1 半導体チップ 21 a、第 3 半導体チップ 23 a、第 4 半導体チップ 24 a のコレクタと電氣的に接続される。また、第 1 導電層 11 は、第 1 ダイオード 2 50

1 b、第3ダイオード23 b、第4ダイオード24 bのカソードと電氣的に接続される。第2導電層12は、第2半導体チップ22 aのコレクタおよび第2ダイオード22 bのカソードと電氣的に接続される。第4導電層14は、第5半導体チップ25 aのコレクタおよび第5ダイオード25 bのカソードと電氣的に接続される。第5導電層15の上面は、第6半導体チップ26 aのコレクタおよび第6ダイオード26 bのカソードと電氣的に接続される。

【0019】

第1半導体チップ21 aの上面および第1ダイオード21 bの上面には、第1金属板31が設けられる。第1金属板31は、第1半導体チップ21 aの上面および第1ダイオード21 bの上面と第2導電層12の上面とを接続する。つまり、第1金属板31は、第1半導体チップ21 aの上面と第2半導体チップ22 aの裏面とを電氣的に接続する。

10

【0020】

第2半導体チップ22 a、第2ダイオード22 b、第5半導体チップ25 a、第5ダイオード25 b、第6半導体チップ26 aおよび第6ダイオード26 bの上面には、第2金属板32が設けられる。第2金属板32は、第2半導体チップ22 a、第2ダイオード22 b、第5半導体チップ25 a、第5ダイオード25 b、第6半導体チップ26 aおよび第6ダイオード26 bの上面と、第3導電層13の上面とを接続する。

【0021】

第3半導体チップ23 aの上面および第3ダイオード23 bの上面には、第3金属板33が設けられる。第3金属板33は、第3半導体チップ23 aの上面および第3ダイオード23 bの上面と第4導電層14の上面とを接続する。つまり、第3金属板33は、第3半導体チップ23 aの上面と第5半導体チップ25 aの裏面とを電氣的に接続する。

20

【0022】

第4半導体チップ24 aの上面および第4ダイオード24 bの上面には、第4金属板34が設けられる。第4金属板34は、第4半導体チップ24 aの上面および第4ダイオード24 bの上面と第5導電層15の上面とを接続する。つまり、第4金属板34は、第4半導体チップ24 aの上面と第6半導体チップ26 aの裏面とを電氣的に接続する。

【0023】

第1金属板31～第4金属板34は、第1半導体チップ21 a～第6半導体チップ26 aのエミッタとそれぞれ電氣的に接続される。また、第1金属板31～第4金属板34は、第1ダイオード21 b～第6ダイオード26 bのアノードとそれぞれ電氣的に接続される。第1金属板31～第4金属板34は、パッケージ内部に設けられるインナーフレームである。

30

【0024】

半導体装置100は、第1電極端子35～第5電極端子39を備える。第1電極端子35は、第2導電層12の上面に設けられ、第2半導体チップ22 aの裏面と電氣的に接続される。第1電極端子35は、第1金属板31と同電位であり、第2半導体チップ22 aおよび第1金属板31と離れて設けられる。

【0025】

第2電極端子36は、第1導電層11の上面に設けられる。第2電極端子36は、第1半導体チップ21 a、第3半導体チップ23 aおよび第4半導体チップ24 aの裏面と電氣的に接続される。第2電極端子36は、第1半導体チップ21 a、第3半導体チップ23 aおよび第4半導体チップ24 aと離れて設けられる。

40

【0026】

第3電極端子37は、第3導電層13の上面に設けられる。第3電極端子37は、第2金属板32と同電位であり、第2金属板32と離れて設けられる。

【0027】

第4電極端子38は、第4導電層14の上面に設けられ、第5半導体チップ25 aの裏面と電氣的に接続される。第4電極端子38は、第3金属板33と同電位であり、第5半導体チップ25 aおよび第3金属板33と離れて設けられる。

50

【 0 0 2 8 】

第 5 電極端子 3 9 は、第 5 導電層 1 5 の上面に設けられ、第 6 半導体チップ 2 6 a の裏面と電氣的に接続される。第 5 電極端子 3 9 は、第 4 金属板 3 4 と同電位であり、第 6 半導体チップ 2 6 a および第 4 金属板 3 4 と離れて設けられる。

【 0 0 2 9 】

半導体装置 1 0 0 は複数の信号端子 4 0 を備える。第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a は、複数の信号端子 4 0 とワイヤ 4 2 で接続される信号端子接続部を上面に有する。信号端子接続部は、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a のゲート電極である。複数の信号端子 4 0 には、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a をスイッチングさせる信号がそれぞれ入力される。

10

【 0 0 3 0 】

第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 は、外部との電力の入出力を行う主電極フレームである。本実施の形態では、第 2 電極端子 3 6 はインバータの P 端子である。また、第 3 電極端子 3 7 は、インバータの N 端子である。また、第 1 電極端子 3 5、第 4 電極端子 3 8 および第 5 電極端子 3 9 は、インバータの交流出力端子である。

【 0 0 3 1 】

第 1 半導体チップ 2 1 a、第 3 半導体チップ 2 3 a および第 4 半導体チップ 2 4 a は上部アームを形成する。第 2 半導体チップ 2 2 a、第 5 半導体チップ 2 5 a および第 6 半導体チップ 2 6 a は、下部アームを形成する。上部アームの半導体チップに接続された金属板と交流出力端子との間に、下部アームの半導体チップが配置される。第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 は半導体チップを介さず導電層に接続されている。

20

【 0 0 3 2 】

絶縁基板 1 0、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a、第 1 ダイオード 2 1 b ~ 第 6 ダイオード 2 6 b、第 1 金属板 3 1 ~ 第 4 金属板 3 4、第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 および複数の信号端子 4 0 は、封止樹脂 5 0 に覆われる。封止樹脂 5 0 は半導体装置 1 0 0 のパッケージを形成する。

【 0 0 3 3 】

第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 および複数の信号端子 4 0 は、封止樹脂 5 0 の外側に延びる。このため、第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 および複数の信号端子 4 0 は、半導体装置 1 0 0 の外部から接続可能である。

30

【 0 0 3 4 】

封止樹脂 5 0 には、第 1 金属板 3 1、第 3 金属板 3 3 および第 4 金属板 3 4 と、第 2 金属板 3 2 との間に、封止樹脂 5 0 の上面から下方に向かって延びる溝 5 1 が形成される。本実施の形態では、第 1 半導体チップ 2 1 a と第 3 半導体チップ 2 3 a と第 4 半導体チップ 2 4 a はパッケージの長手方向に沿って第 1 導電層 1 1 の上面に並ぶ。同様に、第 2 半導体チップ 2 2 a と第 5 半導体チップ 2 5 a と第 6 半導体チップ 2 6 a は、パッケージの長手方向に沿って並ぶ。溝 5 1 は、第 1 半導体チップ 2 1 a と第 3 半導体チップ 2 3 a と第 4 半導体チップ 2 4 a とが並ぶ方向に沿って延びる。

【 0 0 3 5 】

第 1 金属板 3 1 は、第 2 金属板 3 2 と対向する端部に、溝 5 1 を形成する封止樹脂 5 0 の側面から露出する第 1 露出部 3 1 b を有する。第 2 金属板 3 2 は、第 1 金属板 3 1 と対向する端部に、溝 5 1 を形成する封止樹脂 5 0 の側面から露出する第 2 露出部 3 2 b を有する。同様に、第 3 金属板 3 3 は、第 2 金属板 3 2 と対向する端部に、溝 5 1 を形成する封止樹脂 5 0 の側面から露出する第 3 露出部 3 3 b を有する。また、第 4 金属板 3 4 は、第 2 金属板 3 2 と対向する端部に、溝 5 1 を形成する封止樹脂 5 0 の側面から露出する第 4 露出部 3 4 b を有する。第 1 露出部 3 1 b、第 3 露出部 3 3 b および第 4 露出部 3 4 b は、第 2 露出部 3 2 b と溝を挟んで対向する。

40

【 0 0 3 6 】

次に、半導体装置 1 0 0 の製造方法を説明する。まず、フレーム 3 0 を、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a の上に搭載する。図 3 は、半導体チップの上にフレ-

50

ム 3 0 を搭載した状態を示す図である。フレーム 3 0 では、第 1 金属板 3 1 ~ 第 4 金属板 3 4、第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 および複数の信号端子 4 0 が接続部 4 1 を介して一体化されている。

【 0 0 3 7 】

接続部 4 1 は、外部接続部 4 1 a と内部接続部 4 1 b を有する。外部接続部 4 1 a は、パッケージの外部で第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 および複数の信号端子 4 0 を互いに接続する。内部接続部 4 1 b は、パッケージの内部で第 1 金属板 3 1 ~ 第 4 金属板 3 4 を互いに接続する。接続部 4 1 はランナー部材とも呼ばれる。

【 0 0 3 8 】

第 1 金属板 3 1 ~ 第 4 金属板 3 4、第 1 電極端子 3 5 ~ 第 5 電極端子 3 9、複数の信号端子 4 0 および接続部 4 1 は導電性の金属から形成される。導電性の金属は例えば銅である。

10

【 0 0 3 9 】

ここで、フレーム 3 0 は、第 1 半導体チップ 2 1 a の上面に第 1 金属板 3 1 が設けられ、第 2 半導体チップ 2 2 a、第 5 半導体チップ 2 5 a および第 6 半導体チップ 2 6 a の上面に第 2 金属板 3 2 が設けられるように搭載される。同様に、第 3 半導体チップ 2 3 a および第 4 半導体チップ 2 4 a の上面に第 3 金属板 3 3 および第 4 金属板 3 4 がそれぞれ設けられる。

【 0 0 4 0 】

次に、封止工程を実施する。図 4 は封止工程を説明する図である。封止工程では、絶縁基板 1 0、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a およびフレーム 3 0 を封止樹脂 5 0 で覆う。封止樹脂 5 0 は例えばエポキシ樹脂から形成される。

20

【 0 0 4 1 】

次に、除去工程を実施する。図 5 は除去工程を説明する図である。除去工程では、封止樹脂 5 0 と内部接続部 4 1 b を同時に切断する。これにより、封止樹脂 5 0 と共に内部接続部 4 1 b を切り欠き、封止樹脂 5 0 に溝 5 1 を形成する。除去工程では、第 1 金属板 3 1、第 3 金属板 3 3 および第 4 金属板 3 4 と、第 2 金属板 3 2 とが分離および絶縁され、回路が形成される。また、除去工程では外部接続部 4 1 a も除去され、第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 および複数の信号端子 4 0 が互いに分離される。切断には例えばカッターを用いる。ここで、十分な絶縁距離を確保するように、溝 5 1 の幅を大きくしても良い。

【 0 0 4 2 】

30

また、図 4 に示されるように、内部接続部 4 1 b は、フレーム 3 0 の内部接続部 4 1 b と隣接する部分よりも高い位置に設けられても良い。第 1 金属板 3 1 は、第 2 金属板 3 2 と対向する端部に、上方に向かって延びる先端部 3 1 a を有する。内部接続部 4 1 b は、第 1 金属板 3 1 のうち第 2 導電層 1 2 の上面に設けられた部分よりも高い位置で、先端部 3 1 a と第 2 金属板 3 2 とを繋ぐ。この場合、第 1 露出部 3 1 b は、第 1 金属板 3 1 のうち第 2 導電層 1 2 の上面に設けられた部分よりも高い位置に設けられる。

【 0 0 4 3 】

この構成によれば、内部接続部 4 1 b を切断する際に、絶縁基板 1 0 の深さまで切断を行う必要がなく、絶縁基板 1 0 が損傷することを防止できる。このため、内部接続部 4 1 b を切断し易くすることができ、半導体装置 1 0 0 の寸法を制御し易くできる。従って、組立性、実装歩留まりおよび信頼性を向上できる。また、溝 5 1 を浅くできるため、加工時間を低減できる。また、先端部 3 1 a に外部装置を接続し、電圧検出を行っても良い。

40

【 0 0 4 4 】

本実施の形態では、フレーム 3 0 の接続部 4 1 に治具との位置決め機能を持たせることができる。これにより、精度よく第 1 金属板 3 1 ~ 第 4 金属板 3 4 を配置できる。また、第 1 金属板 3 1 ~ 第 4 金属板 3 4 が接続部 4 1 を介して一体化された状態で、樹脂封止を行い、その後に封止樹脂 5 0 に溝 5 1 を設けて接続部 4 1 を除去する。封止樹脂 5 0 で固定された状態で接続部 4 1 を切断するため、精度よく切断ができる。また、第 1 金属板 3 1 ~ 第 4 金属板 3 4 の位置ずれを防止できる。従って、パッケージ内部の金属板の位置決め精度を向上できる。

50

【 0 0 4 5 】

また、主電極端子が半導体素子と直接接続されている構造では、過負荷での半導体素子の動作時に、主電極端子が半導体素子からの熱干渉を受ける可能性がある。このとき、製品の使用温度限界に主電極端子の温度が近づくおそれがある。これに対し、本実施の形態では、第1電極端子35～第5電極端子39が放熱面に近い第1導電層11～第5導電層15に直接接合される。ここで、放熱面は例えば絶縁基板10の裏面である。従って、主電極端子の温度を抑制できる。

【 0 0 4 6 】

また、本実施の形態では、第1電極端子35～第5電極端子39が第1導電層11～第5導電層15に直接接合されるため、ケースを設けなくても良い。従って、主電極端子をケースにインサート成型した構造よりも、半導体装置100を小型化できる。

10

【 0 0 4 7 】

図6は、実施の形態1の第1の変形例に係る半導体装置200の断面図である。半導体装置200では、絶縁基板10の裏面にベース板260が設けられる。ベース板260によりさらに高い放熱性を確保できる。また、半導体装置200の反りを抑制できる。

【 0 0 4 8 】

図7は、実施の形態1の第2の変形例に係る半導体装置300の断面図である。半導体装置300において、第1導電層311、第2導電層312は導電板である。同様に、第3導電層～第5導電層も導電板から形成される。第1導電層311、第2導電層312の裏面には、絶縁シート310bが設けられる。絶縁シート310bは絶縁板であっても良い。導電パターンに代えて導電板を用いることで放熱性を向上できる。また、半導体装置300の反りを抑制できる。

20

【 0 0 4 9 】

図8は、実施の形態1の第3の変形例に係る半導体装置400の断面図である。半導体装置400はベース板460と、ベース板460の上に設けられ、絶縁基板10を収納するケース470を備える。ケース470により封止樹脂50の位置を決めることができる。従って、封止樹脂50の位置を決めるための金型を用意しなくて良い。

【 0 0 5 0 】

図9は、実施の形態1の第4の変形例に係る半導体装置500の断面図である。半導体装置500では、溝51を形成する封止樹脂50の側面は、絶縁性テープ552で覆われる。つまり、第1露出部31b～第4露出部34bは絶縁性テープ552で覆われる。絶縁性テープ552の貼付けを行うことで、絶縁性を確保できる。

30

【 0 0 5 1 】

また、絶縁性テープ552に限らず絶縁性の封止材の塗布を行っても良い。溝51に設けられる封止材は、例えばエポキシ樹脂またはシリコンゲルである。封止材は、ポッティングにより設けられる。

【 0 0 5 2 】

図10は、実施の形態1の第5の変形例に係る半導体装置100aの断面図である。半導体装置100aでは、第1半導体チップ21a～第6半導体チップ26aおよび第1ダイオード21b～第6ダイオード26bの代わりに、第1半導体チップ21～第6半導体チップ26が設けられている。第1半導体チップ21～第6半導体チップ26はRC(Reverse-conducting)-IGBTである。また、第1半導体チップ21～第6半導体チップ26は、MOSFETであっても良く、還流をボディダイオードで行っても良い。

40

【 0 0 5 3 】

半導体装置100aでは、第1半導体チップ21～第6半導体チップ26として一つのチップでスイッチングと還流を行うものを用いる。これにより、半導体装置100aを小型化できる。また、一般に一つのチップでスイッチングと還流を行う場合、主電極端子への熱干渉が大きくなる。本実施の形態の構造は、上述したように放熱性を向上し主電極端子の温度を抑制できる。このため、半導体装置100aのように一つのチップでスイッチン

50

グと還流を行う場合に特に有効である。

【 0 0 5 4 】

また、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a および第 1 ダイオード 2 1 b ~ 第 6 ダイオード 2 6 b の少なくとも 1 つはワイドバンドギャップ半導体によって形成されていても良い。ワイドバンドギャップ半導体は、炭化珪素、窒化ガリウム系材料またはダイヤモンドである。ワイドバンドギャップ半導体は、有効面積を広げることが一般に困難である。このため、金属層を直接接合できる D L B 構造を採用することで、組み立て性を向上できる。

【 0 0 5 5 】

また、一般にワイドバンドギャップ半導体によって形成されたスイッチング素子およびダイオード素子は、耐電圧性が高く、許容電流密度が高い。このため、半導体装置 1 0 0 をさらに小型化できる。

10

【 0 0 5 6 】

また、本実施の形態では、溝 5 1 は、第 1 半導体チップ 2 1 a、第 3 半導体チップ 2 3 a および第 4 半導体チップ 2 4 a が並ぶ方向に沿って延びる。これに限らず、複数の溝 5 1 が、パッケージのうち、第 1 金属板 3 1 と第 2 金属板 3 2 に挟まれる部分と、第 3 金属板 3 3 と第 2 金属板 3 2 に挟まれる部分と、第 4 金属板 3 4 と第 2 金属板 3 2 に挟まれる部分とにそれぞれ設けられても良い。

【 0 0 5 7 】

また、本実施の形態では半導体装置 1 0 0 が 3 相インバータである例を示した。これに限らず、半導体装置 1 0 0 は D L B 構造を有するあらゆる半導体装置であっても良い。また、本実施の形態の半導体装置 1 0 0 は半導体チップを 6 つ備える。半導体装置 1 0 0 は、これに限らず半導体チップを 2 つ以上備えればよい。半導体装置 1 0 0 は単相のインバータ等であっても良い。

20

【 0 0 5 8 】

これらの変形は以下の実施の形態に係る半導体装置および半導体装置の製造方法について適宜応用することができる。なお、以下の実施の形態に係る半導体装置および半導体装置の製造方法については実施の形態 1 との共通点が多いので、実施の形態 1 との相違点を中心に説明する。

【 0 0 5 9 】

30

実施の形態 2 .

図 1 1 は、実施の形態 2 に係る半導体装置 6 0 0 の製造方法を説明する図である。本実施の形態では、フレーム 6 3 0 の構造が実施の形態 1 と異なる。フレーム 6 3 0 において、第 1 金属板 3 1 の第 2 金属板 3 2 と対向する端部は、封止樹脂 5 0 の上面に向かって延び、封止樹脂 5 0 の上面から露出する。また、第 2 金属板 3 2 の第 1 金属板 3 1 と対向する端部は、封止樹脂 5 0 の上面に向かって延び、封止樹脂 5 0 の上面から露出する。第 1 金属板 3 1 の端部と第 2 金属板 3 2 の端部は、上方に向かって並行して延びる。

【 0 0 6 0 】

同様に、第 3 金属板 3 3 の第 2 金属板 3 2 と対向する端部は、封止樹脂 5 0 の上面に向かって延び、封止樹脂 5 0 の上面から露出する。第 4 金属板 3 4 の第 2 金属板 3 2 と対向する端部は、封止樹脂 5 0 の上面に向かって延び、封止樹脂 5 0 の上面から露出する。

40

【 0 0 6 1 】

内部接続部 6 4 1 b は、第 1 金属板 3 1 の封止樹脂 5 0 から露出した部分と第 2 金属板 3 2 の封止樹脂 5 0 から露出した部分とを繋ぐ。同様に、内部接続部 6 4 1 b は、第 3 金属板 3 3 および第 4 金属板 3 4 の封止樹脂 5 0 から露出した部分と、第 2 金属板 3 2 の封止樹脂 5 0 から露出した部分とを繋ぐ。実施の形態では、内部接続部 6 4 1 b が封止樹脂 5 0 の上面より高い位置に設けられる。除去工程では、封止樹脂 5 0 を切断せずに、内部接続部 6 4 1 b を切断する。

【 0 0 6 2 】

図 1 2 は、実施の形態 2 に係る半導体装置 6 0 0 の断面図である。半導体装置 6 0 0 では

50

、第1金属板31の端部が封止樹脂50の上面から露出することで、第1露出部631bが形成される。また、第2金属板32の端部が封止樹脂50の上面から露出することで、第2露出部632bが形成される。同様に、第3金属板33および第4金属板34の端部が封止樹脂50の上面から露出することで、第3露出部および第4露出部が形成される。

【0063】

本実施の形態では、封止樹脂50を切断しないため、異物となる樹脂くずが発生しない。従って、信頼性を向上できる。

【0064】

本実施の形態では、金属板は封止樹脂50の上面から露出するものとした。これに限らず、金属板は封止樹脂50の側面から露出しても良い。

10

【0065】

実施の形態3.

図13は、実施の形態3に係る半導体装置700の平面図である。半導体装置700はケース770を備える。ケース770は、収納部771と、収納部771を囲む外周部772とを有する。収納部771は、絶縁基板10、第1半導体チップ21a～第6半導体チップ26a、第1ダイオード21b～第6ダイオード26bおよび第1金属板31～第4金属板34を収納する。収納部771は封止樹脂50に封止される。図13では便宜上、封止樹脂50は省略されている。封止樹脂50は例えばエポキシ樹脂またはシリコンゲルから形成される。

【0066】

20

第1電極端子35～第5電極端子39は収納部771の外側に延びる。第1電極端子35～第5電極端子39および信号端子40は外周部772に固定される。

【0067】

ケース770は固定部773を備える。固定部773は、第1半導体チップ21a、第3半導体チップ23aおよび第4半導体チップ24aが並ぶ方向に帯状に設けられる。固定部773は、第1金属板31、第3金属板33および第4金属板34の上に設けられる。固定部773は、第1金属板31、第3金属板33および第4金属板34をケース770に固定する。

【0068】

また、第2金属板32からは、外周部772に向かって固定部732aが延びる。固定部732aによって第2金属板32はケース770に固定される。以上から、第1金属板31～第4金属板34はケース770に固定される。

30

【0069】

本実施の形態では、第1金属板31～第4金属板34および第1電極端子35～第5電極端子39はケース770と一体化されている。これにより、半導体装置700の寸法を制御し易くできる。また、半導体装置700の実装歩留および信頼性を向上できる。また、接続部41の除去工程が必要ないため、半導体装置700を容易に組み立てできる。

【0070】

また、第1金属板31～第4金属板34がケース770から独立している場合、一般に、治具によって位置決めをして組立を実施する必要がある。本実施の形態では、位置決めのための治具が不要となり、組立コストを低減できる。

40

【0071】

また、帯状の固定部773は、第2金属板32の上に設けられ、第2金属板32をケース770に固定しても良い。

【0072】

図14は、実施の形態3の第1の変形例に係る半導体装置700aの平面図である。半導体装置700aでは、第1金属板31～第4金属板34の厚さと、第1電極端子35～第5電極端子39の厚さが異なる。本実施の形態では、第1金属板31～第4金属板34と、第1電極端子35～第5電極端子39とが、接続部41で接続されず、別個に設けられる。従って、第1金属板31～第4金属板34の厚さと、第1電極端子35～第5電極端

50

子 3 9 の厚さを、それぞれ設定できる。

【 0 0 7 3 】

例えば、第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 を厚く、第 1 金属板 3 1 ~ 第 4 金属板 3 4 を薄く形成しても良い。これにより、厚い第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 により、大電流通電が可能となる。また、薄い第 1 金属板 3 1 ~ 第 4 金属板 3 4 により半導体チップへの応力を低減させることができる。

【 0 0 7 4 】

このような構造は、半導体チップが S i C から形成される場合に特に有効である。S i C は一般に縦弾性係数が高いため、半導体チップが第 1 金属板 3 1 ~ 第 4 金属板 3 4 から受ける応力が大きくなり易い。半導体装置 7 0 0 a では、第 1 金属板 3 1 ~ 第 4 金属板 3 4 を薄くすることにより、応力を低減でき、信頼性を向上できる。

10

【 0 0 7 5 】

また、第 1 金属板 3 1 ~ 第 4 金属板 3 4 を厚くしても良い。これにより、半導体チップの放熱性を向上できる。

【 0 0 7 6 】

図 1 5 は、実施の形態 3 の第 2 の変形例に係る半導体装置 8 0 0 の平面図である。ケース 8 7 0 は、位置決め部 8 7 4 を有する。位置決め部 8 7 4 は、第 1 金属板 3 1 ~ 第 4 金属板 3 4 を収納し固定する複数の開口 8 7 4 a を有する。複数の開口 8 7 4 a の形状は、第 1 金属板 3 1 ~ 第 4 金属板 3 4 の形状にそれぞれ対応する。半導体装置 8 0 0 においても、位置決めのための治具が不要となり、組立コストを低減できる。

20

【 0 0 7 7 】

なお、信号端子 4 0 とのワイヤボンディングが可能なように、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a の信号端子接続部は位置決め部 8 7 4 から露出している。

【 0 0 7 8 】

図 1 6 は、実施の形態 3 の第 3 の変形例に係る半導体装置 9 0 0 の平面図である。半導体装置 9 0 0 はケース 9 7 0 を備える。第 1 金属板 3 1 ~ 第 4 金属板 3 4 は、ケース 9 7 0 の外周部 9 7 2 に向かって延びる凸部 9 3 1 a ~ 9 3 4 a をそれぞれ有する。外周部 9 7 2 には、凸部 9 3 1 a ~ 9 3 4 a とそれぞれ嵌合する複数の凹部 9 7 2 a が形成される。

【 0 0 7 9 】

凸部 9 3 1 a ~ 9 3 4 a と複数の凹部 9 7 2 a が嵌合することで、第 1 金属板 3 1 ~ 第 4 金属板 3 4 は、ケース 9 7 0 に対して位置決めされる。半導体装置 9 0 0 においても、位置決めのための治具が不要となり、組立コストを低減できる。

30

【 0 0 8 0 】

図 1 7 は、実施の形態 3 の第 4 の変形例に係る半導体装置 8 0 0 の製造方法を説明する図である。図 1 7 では、便宜上、位置決め 8 7 4 は省略されている。半導体装置 8 0 0 は、以下のように製造しても良い。まず、ケース 8 7 0 の外周部 8 7 2 に第 1 電極端子 3 5 ~ 第 5 電極端子 3 9 と複数の信号端子 4 0 とを固定する。

【 0 0 8 1 】

次に、収納工程を実施する。収納工程では、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a を収納部 8 7 1 に収納する。これにより、第 1 電極端子 3 5 と第 2 半導体チップ 2 2 a の裏面とが電氣的に接続される。また、第 2 電極端子 3 6 と、第 1 半導体チップ 2 1 a、第 3 半導体チップ 2 3 a および第 4 半導体チップ 2 4 a の裏面とが電氣的に接続される。また、第 4 電極端子 3 8 および第 5 電極端子 3 9 と、第 5 半導体チップ 2 5 a および第 6 半導体チップ 2 6 a の裏面とが、それぞれ電氣的に接続される。

40

【 0 0 8 2 】

収納工程の後に接続工程を実施する。接続工程では、第 1 半導体チップ 2 1 a ~ 第 6 半導体チップ 2 6 a の上面に設けられた複数の信号端子接続部と、複数の信号端子とをそれぞれワイヤで接続する。図 1 7 には、例として第 1 半導体チップ 2 1 a の信号端子接続部 2 1 c が図示されている。

【 0 0 8 3 】

50

接続工程の後に、第 1 金属板 3 1 ~ 第 4 金属板 3 4 をケース 8 7 0 に固定する。つまり、複数の開口 8 7 4 a に第 1 金属板 3 1 ~ 第 4 金属板 3 4 をそれぞれ収納する。これにより、第 1 金属板 3 1 で第 1 半導体チップ 2 1 a の上面と第 2 半導体チップ 2 2 a の裏面とが電氣的に接続される。同様に、第 2 金属板 3 2 で、第 2 半導体チップ 2 2 a、第 5 半導体チップ 2 5 a および第 6 半導体チップ 2 6 a の上面と、第 3 導電層 1 3 の上面とを接続する。また、第 3 金属板 3 3 で第 3 半導体チップ 2 3 a の上面と第 5 半導体チップ 2 5 a の裏面とを電氣的に接続し、第 4 金属板 3 4 で第 4 半導体チップ 2 4 a の上面と第 6 半導体チップ 2 6 a の裏面とを電氣的に接続する。

【 0 0 8 4 】

半導体装置 8 0 0 では、絶縁基板 1 0 をケース 8 7 0 に収納した後に、第 1 金属板 3 1 ~ 第 4 金属板 3 4 をケース 8 7 0 に取り付けることができる。このため、半導体チップと信号端子 4 0 とのワイヤボンディングを実施した後に、第 1 金属板 3 1 ~ 第 4 金属板 3 4 をケース 8 7 0 に取り付けることができる。これにより、第 1 金属板 3 1 ~ 第 4 金属板 3 4 と半導体チップの信号端子接続部との距離を狭くすることができる。信号端子接続部 2 1 c と第 1 金属板 3 1 との距離は、例えば 1 mm 以下である。

10

【 0 0 8 5 】

半導体装置 8 0 0 では、信号端子接続部と金属板との距離を小さくすることで、半導体チップの主電流通電部の面積を広くできる。従って、電流密度を向上できる。また、第 4 の変形例の製造方法を半導体装置 9 0 0 に適用しても良い。

【 0 0 8 6 】

なお、各実施の形態で説明した技術的特徴は適宜に組み合わせて用いても良い。

20

【符号の説明】

【 0 0 8 7 】

1 0 0、1 0 0 a、2 0 0、3 0 0、4 0 0、5 0 0、6 0 0、7 0 0、7 0 0 a、8 0 0、9 0 0 半導体装置、1 0 b 絶縁層、1 1 ~ 1 5 第 1 導電層 ~ 第 5 導電層、2 1 ~ 2 6、2 1 a ~ 2 6 a 第 1 半導体チップ ~ 第 6 半導体チップ、2 1 c 信号端子接続部、3 0、6 3 0 フレーム、3 1 ~ 3 4 第 1 金属板 ~ 第 4 金属板、3 1 b、6 3 1 b 第 1 露出部、3 2 b、6 3 2 b 第 2 露出部、3 3 b 第 3 露出部、3 4 b 第 4 露出部、3 5 ~ 3 9 第 1 電極端子 ~ 第 5 電極端子、4 0 信号端子、4 1 接続部、4 2 ワイヤ、5 0 封止樹脂、5 1 溝、5 5 2 絶縁性テープ、4 7 0、7 7 0、8 7 0、9 7 0 ケース、7 7 1、8 7 1 収納部、7 7 2、8 7 2、9 7 2 外周部、8 7 4 a 開口、9 3 1 a ~ 9 3 4 a 凸部、9 7 2 a 凹部

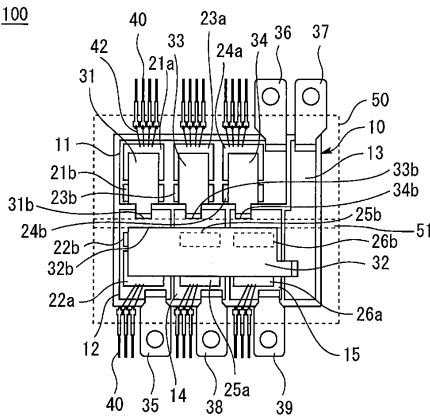
30

40

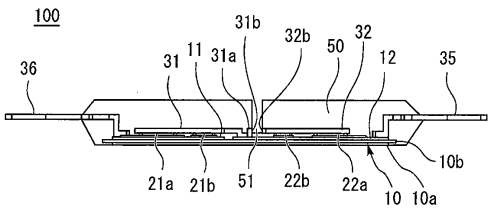
50

【図面】

【図 1】

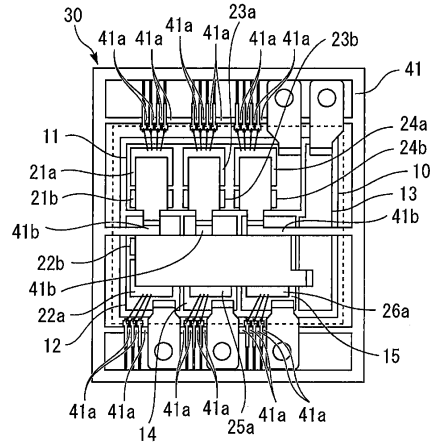


【図 2】

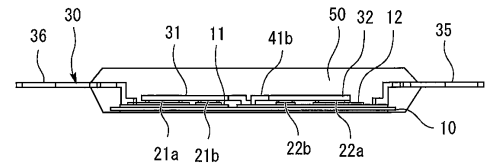


10

【図 3】

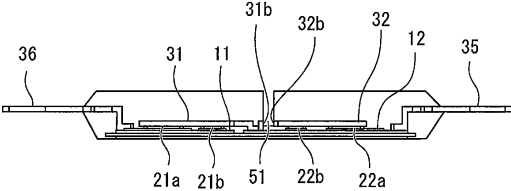


【図 4】

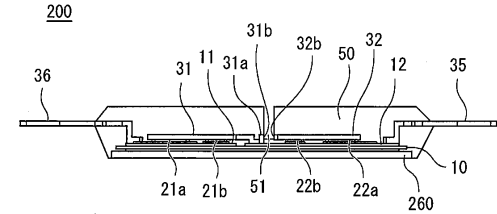


20

【図 5】



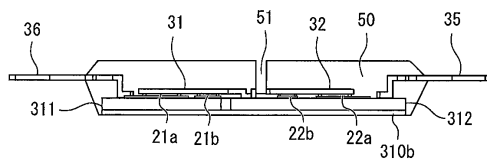
【図 6】



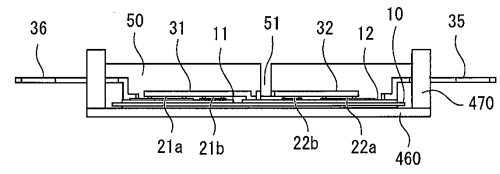
40

50

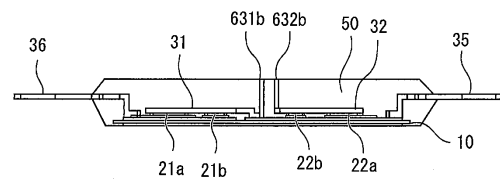
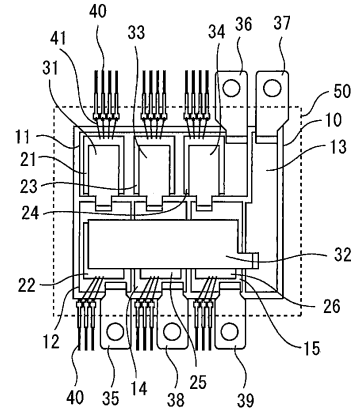
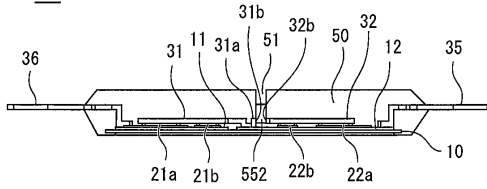
3



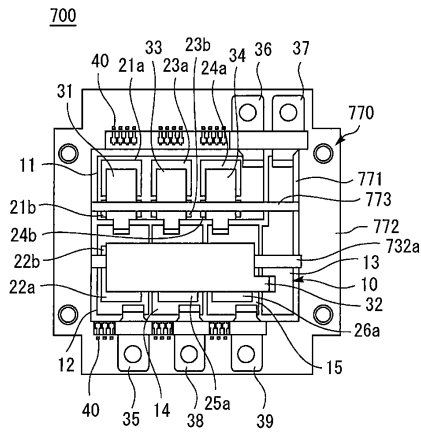
【



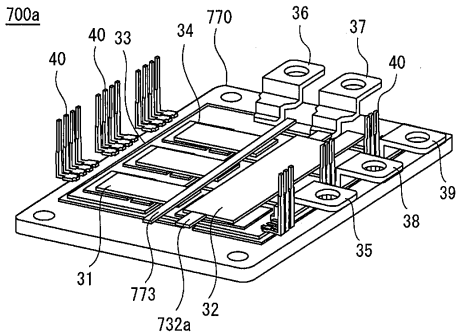
【



【図 13】

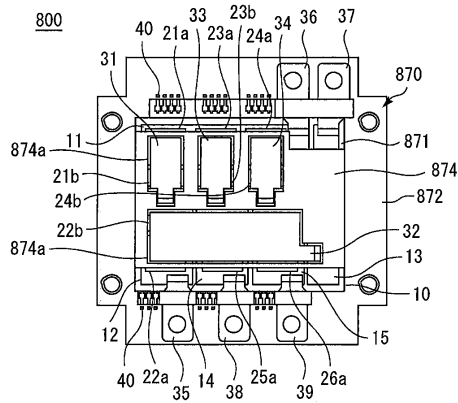


【図 14】

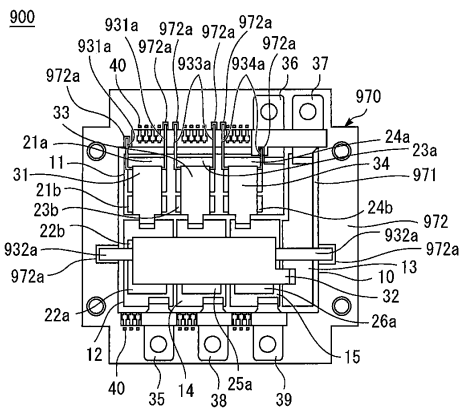


10

【図 15】

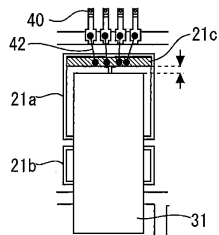


【図 16】



20

【図 17】



30

40

50

フロントページの続き

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
(72)発明者 井本 裕児
東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
審査官 豊島 洋介
(56)参考文献 国際公開第2015/104914(WO, A1)
国際公開第2011/115081(WO, A1)
国際公開第2017/208430(WO, A1)
(58)調査した分野 (Int.Cl., DB名)
H01L23/28 - 23/31
H01L23/34 - 23/36
H01L23/373 - 23/427
H01L23/44
H01L23/467 - 23/48
H01L25/00 - 25/07
H01L25/10 - 25/11
H01L25/16 - 25/18