

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第3770034号
(P3770034)

(45) 発行日 平成18年4月26日(2006. 4. 26)

(24) 登録日 平成18年2月17日(2006. 2. 17)

(51) Int. Cl.	F I
HO 1 L 27/14 (2006. 01)	HO 1 L 27/14 Z
HO 1 L 31/10 (2006. 01)	HO 1 L 31/10 G
HO 4 N 5/335 (2006. 01)	HO 4 N 5/335 Z

請求項の数 3 (全 10 頁)

(21) 出願番号	特願2000-53352 (P2000-53352)	(73) 特許権者	000006507
(22) 出願日	平成12年2月29日(2000. 2. 29)		横河電機株式会社
(65) 公開番号	特開2001-244446 (P2001-244446A)		東京都武蔵野市中町2丁目9番32号
(43) 公開日	平成13年9月7日(2001. 9. 7)	(72) 発明者	赤坂 恭一
審査請求日	平成16年5月11日(2004. 5. 11)		東京都武蔵野市中町2丁目9番32号 横河電機株式会社内
		(72) 発明者	三浦 明
			東京都武蔵野市中町2丁目9番32号 横河電機株式会社内
		(72) 発明者	三瓶 義広
			東京都武蔵野市中町2丁目9番32号 横河電機株式会社内
		(72) 発明者	榊原 勝利
			東京都武蔵野市中町2丁目9番32号 横河電機株式会社内
			最終頁に続く

(54) 【発明の名称】 フォトダイオードアレイモジュール

(57) 【特許請求の範囲】

【請求項1】

複数のフォトダイオードから成るフォトダイオードアレイと、この複数のフォトダイオードから出力される各電氣的出力信号をクロック信号のタイミングに従って順次読み出す読み出し用シフトレジスタから成る複数のチャンネルを備えたフォトダイオードアレイモジュールにおいて、

前記読み出し用シフトレジスタは、すべてのチャンネルに入力される前記クロック信号を入力する信号入力パッドから前記読み出し用シフトレジスタの各チャンネルのクロック信号入力端子までの配線距離がすべて等しくなるように構成され、奇数チャンネルのフォトダイオードの出力信号を読み出す第1のシフトレジスタと偶数チャンネルのフォトダイオードの出力信号を読み出す第2のシフトレジスタによって構成され、

前記第1、第2のシフトレジスタは、順方向と逆方向に読み出しが可能で同一構成であり、片方の読み出し方向を反転させて、前記フォトダイオードアレイの上側と下側に逆向きに配置され、

前記第1、第2のシフトレジスタの前記クロック信号を入力するそれぞれの前記信号入力パッドは、フォトダイオードアレイモジュールが形成された基板の左右対称の位置にそれぞれ設置されたことを特徴とするフォトダイオードアレイモジュール。

【請求項2】

前記クロック信号は、ツリー構造を成す配線によって前記読み出し用シフトレジスタの各チャンネルに入力されるように構成されたことを特徴とする請求項1に記載のフォトダ

10

20

イオードアレイモジュール。

【請求項 3】

前記第 1、第 2 のシフトレジスタは、

前記クロック信号が前記クロック信号入力端子に入力されるフリップフロップと、

このフリップフロップの出力と前記クロック信号とに基づいてフォトダイオードの出力信号の読み出しを制御するアンドゲートと、

順方向の読み出し時には、フリップフロップの入力端子を前段のフリップフロップの出力端子に接続し、逆方向の読み出し時には、フリップフロップの入力端子を次段のフリップフロップの出力端子に接続する切替スイッチと

を設けたことを特徴とする請求項 1 記載のフォトダイオードアレイモジュール。

10

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、複数チャンネルを備えたフォトダイオードアレイモジュールに関し、特に各フォトダイオードの信号読み出しを行うシフトレジスタのクロック信号配線の距離をすべてのチャンネルにおいて等しくすることによって、各チャンネル毎に発生する信号の読み出し遅延量を一定にすることが可能なフォトダイオードアレイモジュールに関するものである。

【0002】

【従来の技術】

20

フォトダイオードアレイモジュールは、例えば入射される光源のパワースペクトラムを測定するスペクトラムアナライザのセンサーとして用いられている。

【0003】

図 1 1 は、従来のフォトダイオードアレイモジュールを用いたスペクトラムアナライザの構成図である。同図において、スペクトラムアナライザ 1 0 は、光ファイバー 1 から入射される入射光 2 を、レンズ 3 を介して回折格子 4 で回折させ、波長毎に分離されたこの回折光 5 をフォトダイオードアレイ 6 の個々のフォトダイオード F 1 ~ F 2 5 6 で受光し、このフォトダイオード F 1 ~ F 2 5 6 から出力される各波長毎の光パワーに対応する電氣的出力信号 O T S (以下、単に出力信号 O T S という。) をシフトレジスタ 7 によって読み出し、ここで読み出された出力信号 O T S をフォトダイオード F 1 ~ F 2 5 6 の配列順

30

【0004】

図 1 2 は、従来のフォトダイオードアレイモジュールの構成図である。同図では 2 5 6 個のフォトダイオード F 1 ~ F 2 5 6 から成るフォトダイオードアレイを用いたフォトダイオードアレイモジュールについて説明する。

【0005】

図 1 2 において、フォトダイオード 1 0 0 を構成する第 1 のフォトダイオード F 1 の出力端子は、切替スイッチ S W 1 の固定接点 c に接続され、この切替スイッチ S W 1 の可動接点 a は出力信号パッド O T P に接続され、可動接点 b は共通電位に接続されている。

【0006】

40

また、フリップフロップ X 1 の入力端子 D はスタート信号パッド S T P に接続され、クロック信号入力端子 C K はクロック信号パッド C K P に接続されている。

【0007】

フリップフロップ X 1 の出力端子 Q と、クロック信号パッド C K P はそれぞれアンドゲート A 1 に入力され、このアンドゲート A 1 の出力は切替スイッチ S W 1 の制御端子に入力されている。

【0008】

このような構成の切替スイッチ S W 1 とフリップフロップ X 1 とアンドゲート A 1 はフォトダイオード F 1 の出力信号を読み出すマルチプレクサ M 1 を構成している。

【0009】

50

基板10上には、フォトダイオードアレイ100と、上記と同一構成のマルチプレクサM1～M256が備えられ、前段のフリップフロップの出力端子Qを次段のフリップフロップの入力端子Dに順次接続すると共に、各切換スイッチSW1の可動接点aを出力信号パッドOTPに接続し、各フリップフロップのクロック信号入力端子CKをクロック信号パッドCKPに接続することによって、256チャンネルのフォトダイオードアレイモジュールが形成されている。(以下、マルチプレクサM1～M256を総称してシフトレジスタ20という。)

【0010】

尚、クロック信号パッドCKPは、フォトダイオードアレイモジュールが形成された基板10(以下、フォトダイオードアレイモジュール10という。)に外部回路から出力されるクロック信号CKSを入力するための入力パッドであり、スタート信号パッドSTPは、外部回路から出力される読み出し開始パルス信号を入力するための入力パッドであり、出力信号パッドOTPはフォトダイオードアレイモジュール10の出力信号を外部回路に出力するための信号出力パッドである。

10

【0011】

このような構成のフォトダイオードアレイモジュール10では、スタート信号パッドSTPに読み出し開始パルス信号を入力することによって、このパルス信号が順次次段のフリップフロップに伝達され、切換スイッチ1から切換スイッチ256の方向に固定接点cが可動接点aに一定の時間、切換えられるため、フォトダイオードF1からフォトダイオードF256の出力信号が順次出力信号パッドOTPから出力される。

20

【0012】

図13フォトダイオードアレイモジュール10の波形図を示す。同図は、読み出し開始パルス信号STSと、クロック信号CKSと、フリップフロップX1、X2、X256の出力信号Q1、Q2、Q256と、アンドゲートA1、A2、A256の出力信号E1、E2、E256と、出力信号パッドOTPから出力される出力信号OTSの波形図である。

【0013】

同図において、読み出し開始パルス信号STSが入力されると、フリップフロップX1、X2、X256は、クロック信号CKSのタイミングに従って、出力信号Q1、Q2、Q256を発生する。この出力信号Q1、Q2、Q256とクロック信号CKSの論理積信号がアンドゲートA1、A2、A256から切換スイッチSW1～SW256の制御端子に出力されるため、出力信号OTSの期間T1では、フォトダイオードF1の出力信号が出力信号パッドOTPから出力され、期間T2では、フォトダイオードF2の出力信号が出力信号パッドOTPから出力され、期間T256では、フォトダイオードF256の出力信号が出力信号パッドOTPから出力される。

30

【0014】

従来のフォトダイオードアレイモジュール10では、このような動作によって各チャンネルの出力信号OTSを読み出すことが可能である。ここで読み出された出力信号は例えばスペクトラムアナライザによってフォトダイオードF1～F256の配列順にグラフ化することによって入射光のパワースペクトラムに変換することができる。

【0015】

40

【発明が解決しようとする課題】

フォトダイオードアレイモジュールは、光信号を扱う素子であるため出力信号の高速読み出しが不可欠である。これを実現するためにはクロック信号を高速化する必要があるが、クロック信号を高速化すると以下の問題点がある。

【0016】

フォトダイオードアレイモジュールは、多数のフォトダイオード及びマルチプレクサを直列に配列して構成されている。従って、クロック信号パッドCKPから各フリップフロップまでの配線距離が後段のフリップフロップになるに従って長くなる。

【0017】

このように、クロック信号パッドCKPから配線距離の異なる多数のフリップフロップに

50

高速クロック信号を入力すると、基板上の配線に存在する浮遊抵抗や浮遊容量の影響によって、実際には図14に示すようにクロック信号パッドCKPからクロック信号入力端子CKまでの配線距離が長くなるに従ってフリップフロップに入力されるクロック信号CKSに遅れD1～D256が発生する。

【0018】

従って、マルチプレクサの配列順番が後段になるに従ってアンドゲートの出力信号の遅れAD1からAD256が大きくなるため、各フォトダイオードの出力信号の読み出しにばらつきが発生する。この読み出しのばらつきは、出力信号をスペクトラムアナライザによって入射光のパワースペクトラムに変換したときにジッタとして現れてしまう。

【0019】

つまり、従来のフォトダイオードアレイモジュールは、クロック信号パッドCKPからクロック信号入力端子CKまでの配線距離の違いにより各フォトダイオードの出力信号の読み出しにばらつきが発生するという問題点があった。

【0020】

本発明は、上記課題を解決するもので、フォトダイオードアレイを構成する各フォトダイオードの出力信号の読み出しタイミングを均一にすることが可能なフォトダイオードアレイモジュールを提供することを目的とする。

【0021】

【課題を解決するための手段】

このような目的を達成するために請求項1に記載の発明では、

複数のフォトダイオードから成るフォトダイオードアレイと、この複数のフォトダイオードから出力される各電氣的出力信号をクロック信号のタイミングに従って順次読み出す読み出し用シフトレジスタから成る複数のチャンネルを備えたフォトダイオードアレイモジュールにおいて、

前記読み出し用シフトレジスタは、すべてのチャンネルに入力される前記クロック信号を入力する信号入力パッドから前記読み出し用シフトレジスタの各チャンネルのクロック信号入力端子までの配線距離がすべて等しくなるように構成され、奇数チャンネルのフォトダイオードの出力信号を読み出す第1のシフトレジスタと偶数チャンネルのフォトダイオードの出力信号を読み出す第2のシフトレジスタによって構成され、

前記第1、第2のシフトレジスタは、順方向と逆方向に読み出しが可能で同一構成であり、片方の読み出し方向を反転させて、前記フォトダイオードアレイの上側と下側に逆向きに配置され、

前記第1、第2のシフトレジスタの前記クロック信号を入力するそれぞれの前記信号入力パッドは、フォトダイオードアレイモジュールが形成された基板の左右対称の位置にそれぞれ設置されたことを特徴とするものである。

【0022】

このような構成によれば、クロック信号パッドから各チャンネルのマルチプレクサまでの基板上の配線に存在する浮遊抵抗や浮遊容量の値が一定となるため、各マルチプレクサに備えられたフリップフロップに入力されるクロック信号の遅れを一定とすることが可能となる。

また、前記シフトレジスタを奇数チャンネルのフォトダイオードの出力信号と偶数チャンネルのフォトダイオードの出力信号を読み出す2個のシフトレジスタによって構成することによって、フォトダイオードの出力信号の高速読み出しが可能である。

これは、順方向と逆方向に読み出しが可能であるシフトレジスタを2個用いて、例えばフォトダイオードアレイの下側に順方向に出力信号を読み出すシフトレジスタを配置し、これによって奇数番号のフォトダイオードの出力信号を読み出し、フォトダイオードアレイの上側に逆方向に出力信号を読み出すシフトレジスタを配置し、これによって偶数番号のフォトダイオードの出力信号を読み出すことによって実現することが可能である。

このような用途に用いられるシフトレジスタは、前記クロック信号を入力する信号入力パッドをフォトダイオードアレイモジュールが形成された基板の左右対称の位置に設置す

10

20

30

40

50

ることによって、左右逆方向に設置された２個のシフトレジスタに単一方向からクロック信号を入力することが可能である。

【００２３】

このような構成は、請求項２のように前記クロック信号をツリー構造を成す配線によって前記読み出し用シフトレジスタの各チャンネルに入力することによって実現することが可能である。

【００２４】

請求項３に記載の発明は、請求項１記載の発明において、

前記第１、第２のシフトレジスタは、

前記クロック信号が前記クロック信号入力端子に入力されるフリップフロップと、

このフリップフロップの出力と前記クロック信号とに基づいてフォトダイオードの出力信号の読み出しを制御するアンドゲートと、

順方向の読み出し時には、フリップフロップの入力端子を前段のフリップフロップの出力端子に接続し、逆方向の読み出し時には、フリップフロップの入力端子を次段のフリップフロップの出力端子に接続する切替スイッチと

を設けたことを特徴とするものである。

【００２７】

【発明の実施の形態】

以下図面を用いて本発明を詳しく説明する。図１は本発明に係るフォトダイオードアレイモジュールの一実施例を示す構成図である。尚、同図において従来例と同一の構成要素は

【００２８】

図１において、フォトダイオードアレイモジュール２００に備えられたフォトダイオードアレイ１００は、奇数番号のフォトダイオードの出力を読み出すシフトレジスタＳＬ２と偶数番号のフォトダイオードの出力を読み出すシフトレジスタＳＬ３に接続されている。

【００２９】

図２はシフトレジスタＳＬ２の構成図である。同図においてマルチプレクサＭ１～Ｍ２５６にはツリー構造を成す配線（以下、クロック配線部という。）２０２によってクロック信号ＣＫＳが入力されている。このツリー構造を成す配線の各分岐点にはバッファＢＦが備えられている。また、クロック信号パッドＣＫＰとスタート信号パッドＳＴＰと出力信号パッドＯＴＰは基板２０１の両端に左右対称の位置に備えられている。

【００３０】

クロック信号ＣＫＳを上記のようなツリー構造を成すクロック配線部２０２によってマルチプレクサＭ１～Ｍ２５６に接続することによって、クロック信号パッドＣＫＰから各マルチプレクサＭ１～Ｍ２５６までの配線距離を統一することが可能となる。

【００３１】

これによって、クロック信号パッドＣＫＰから各マルチプレクサＭ１～Ｍ２５６までの基板上の配線に存在する浮遊抵抗や浮遊容量の値が一定となるため、図３に示すように各マルチプレクサＭ１～Ｍ２５６に備えられたフリップフロップＸ１～Ｘ２５６に入力されるクロック信号ＣＫＳの遅れＤ１～Ｄ２５６が一定となる。

【００３２】

従って、各フォトダイオードの出力信号の読み出しタイミングが均一となるためこの出力信号をスペクトラムアナライザによってパワースペクトラムに変換したときにジッタが発生しない。

【００３３】

また、シフトレジスタＳＬ２は、上述のように各フォトダイオードの出力信号の読み出しタイミングが均一であるため、これと同一構成のシフトレジスタＳＬ３を用いてフォトダイオードアレイ１００の出力信号を上下方向から読み出すことが可能となる。これによって出力信号の読み出しを高速化することができる。

【００３４】

10

20

30

40

50

このような構成のフォトダイオードアレイモジュールを実現するためには、シフトレジスタS L 2またはS L 3のいずれかのシフトレジスタの読み出し方向を反転させる必要があるが、これは図4のような構成で実現することができる。

【0035】

図4において、スタート信号パッドS T Pは切換スイッチS W D 1の可動接点bに接続され、この切換スイッチS W D 1の固定接点cはフリップフロップX 1の入力端子Dに接続されている。

【0036】

また、切換スイッチS W D 1の可動接点aは、次段のフリップフロップX 2の出力端子Qに接続されている。

10

【0037】

フリップフロップX 2の入力端子Dに固定接点cを接続された切換スイッチS W D 2の可動接点bは前段のフリップフロップX 2の出力端子Qに接続され、可動接点aは、次段のフリップフロップX 3の出力端子Qに接続されている。

【0038】

以下、同様の接続形態で切換スイッチS W D 3～S W D 2 5 6がフリップフロップX 3～X 2 5 6に接続されている。また最終段のフリップフロップX 2 5 6に接続された切換スイッチS W D 2 5 6の可動接点aはスタート信号パッドS T Pに接続されている。

【0039】

また、切換スイッチS W D 1～S W D 2 5 6の制御端子は、切換信号入力パッドS L Pに接続されている。この切換信号入力パッドS L Pには外部回路から入力される切換信号S Lが入力され、この切換信号S Lがハイの時、スイッチS W D 1～S W D 2 5 6の固定接点cが可動接点bに接続され、ローの時、スイッチS W D 1～S W D 2 5 6の固定接点cが可動接点aに接続される。

20

【0040】

このような構成のシフトレジスタS F 2、S F 3では、切換信号S Lをハイにすることによって、フリップフロップX 1～X 2 5 6の接続形態が図11と同様になり、切換信号S Lをローにすることによって、フリップフロップX 1～X 2 5 6の接続形態がすべて逆方向に接続される。

【0041】

従って、図3のような構成のフォトダイオードアレイモジュールでは、切換信号S Lによって、フォトダイオードアレイモジュールの読み出し方向を制御することが可能である。

30

【0042】

また更に、クロック信号パッドC K Pとスタート信号パッドS T Pと出力信号パッドO T Pと切換信号入力パッドS L Pを基板の両端に左右対称の位置に備えることによって、図1のように2個のシフトレジスタを逆向きに配置した場合に、左右端のいずれの側からでも1方向からクロック信号C K Sとスタート信号S T Sを入力することが可能であり、左右端のいずれの側からでも1方向から出力信号O T Sを取り出すことが可能となる。

【0043】

なお、以上の説明は、本発明の説明および例示を目的として特定の好適な実施例を示したに過ぎない。したがって本発明は、上記実施例に限定されることなく、その本質から逸脱しない範囲で更に多くの変更、変形をも含むものである。

40

【0044】

【発明の効果】

以上説明したことから明らかなように、本発明によれば次のような効果がある。

請求項1に記載の発明では、各マルチプレクサに備えられたフリップフロップに入力されるクロック信号の遅れを一定とすることが可能となるため、各フォトダイオードの出力信号の読み出しタイミングが均一となり、出力信号をパワースペクトラムに変換したときのジッタの発生を抑えることが可能となる。

また、前記シフトレジスタを奇数チャンネルのフォトダイオードの出力信号と偶数チャ

50

ンネルのフォトダイオードの出力信号を読み出す２個のシフトレジスタによって構成することによって、フォトダイオードの出力信号を高速読み出しすることが可能となる。

また、このような構成は、順方向と逆方向に読み出しが可能であるシフトレジスタを２個用いて、例えばフォトダイオードアレイの下側に順方向に出力信号を読み出すシフトレジスタを配置し、これによって奇数番号のフォトダイオードの出力信号を読み出し、フォトダイオードアレイの上側に逆方向に出力信号を読み出すシフトレジスタを配置し、これによって偶数番号のフォトダイオードの出力信号を読み出すことによって実現することが可能である。

また、このような用途に用いられるシフトレジスタは、前記クロック信号を入力する信号入力パッドをフォトダイオードアレイモジュールが形成された基板の左右対称の位置に設置することによって、左右逆方向に設置された２個のシフトレジスタに単一方向からクロック信号を入力することが可能である。

10

【００４５】

このような構成は、請求項２のように前記クロック信号をツリー構造を成す配線によって前記読み出し用シフトレジスタの各チャンネルに入力することによって簡単に実現することが可能である

【図面の簡単な説明】

【図１】本発明に係るフォトダイオードアレイモジュールの一実施例を示す構成図である。

【図２】本発明に係るシフトレジスタの構成図である。

20

【図３】本発明に係るフォトダイオードアレイモジュールの波形図である。

【図４】スペクトラムアナライザの構成図である。

【図５】従来のフォトダイオードアレイモジュールの一例を示す構成図である。

【図６】従来のフォトダイオードアレイモジュールの一例を示す構成図である。

【図７】従来のフォトダイオードアレイモジュールの波形図である。

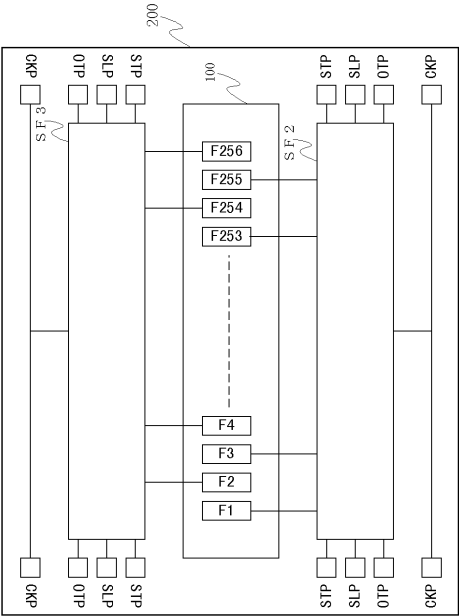
【図８】従来のフォトダイオードアレイモジュールの波形図である。

【符号の説明】

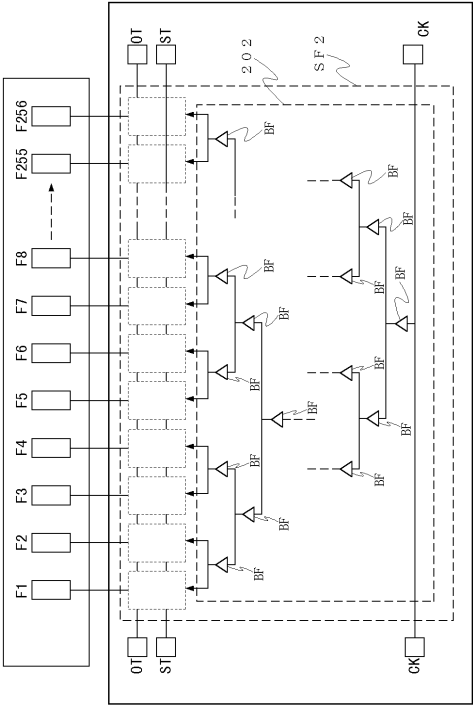
１００ フォトダイオードアレイ
 ＳＦ１、ＳＦ２、ＳＦ３ シフトレジスタ
 １０、２００ フォトダイオードアレイモジュール
 ＣＫＰ クロック信号パッド
 ＳＴＰ スタート信号パッド
 ＯＴＰ 出力信号パッド
 ＳＬＰ 切換信号パッド
 ＳＷ１～ＳＷ２５６、ＳＷＤ１～ＳＷＤ２５６ 切換スイッチ
 Ｘ１～Ｘ２５６ フリップフロップ
 Ａ１～Ａ２５６ アンドゲート
 Ｍ１～Ｍ２５６ マルチプレクサ

30

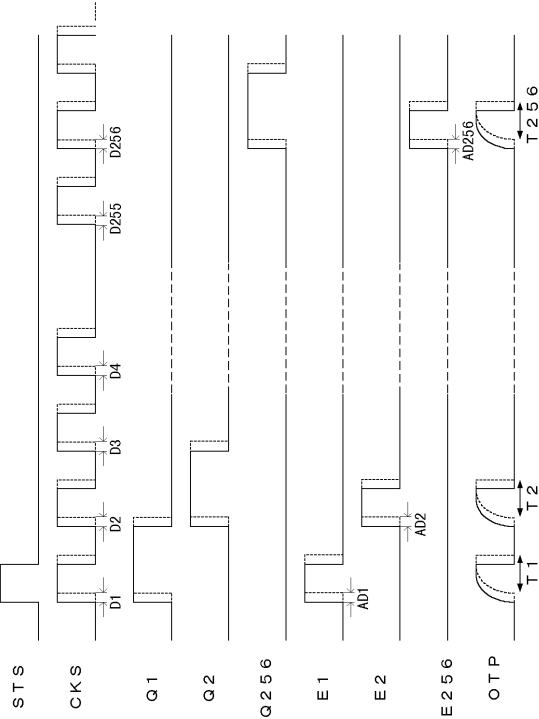
【図 1】



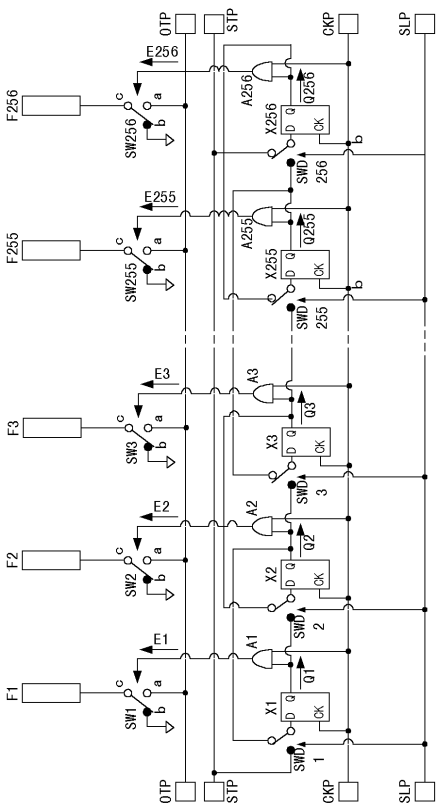
【図 2】



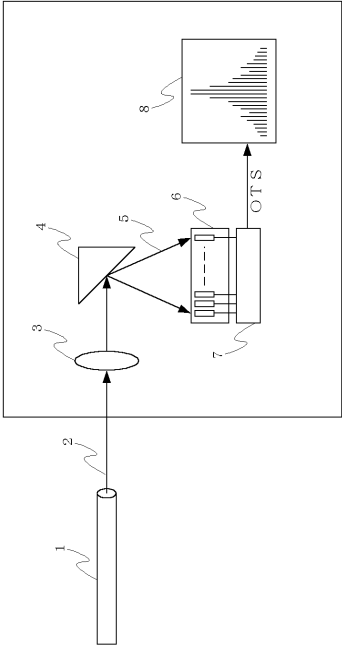
【図 3】



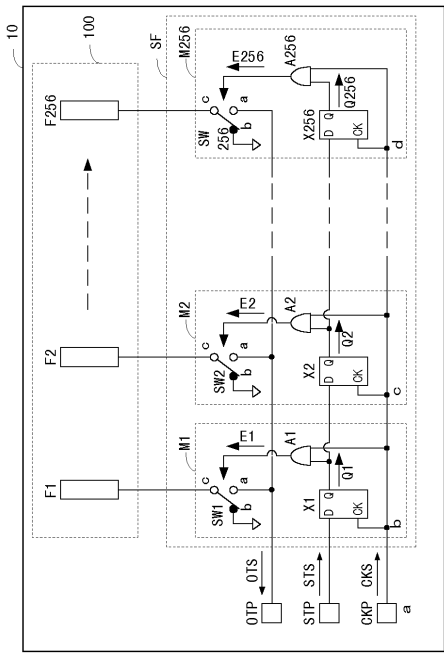
【図 4】



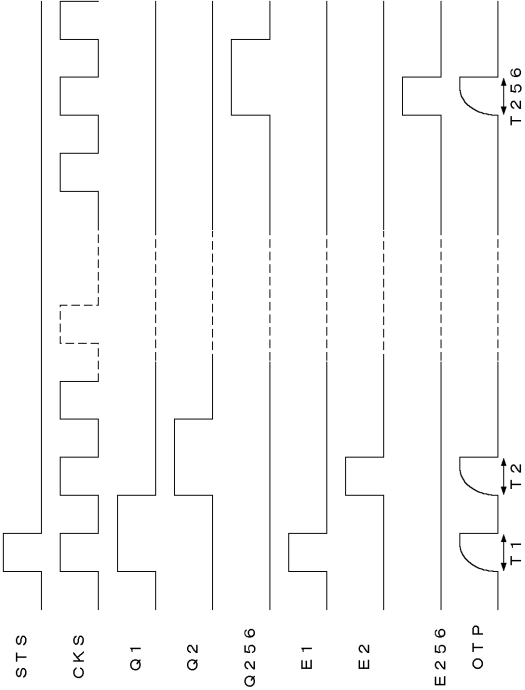
【図 5】



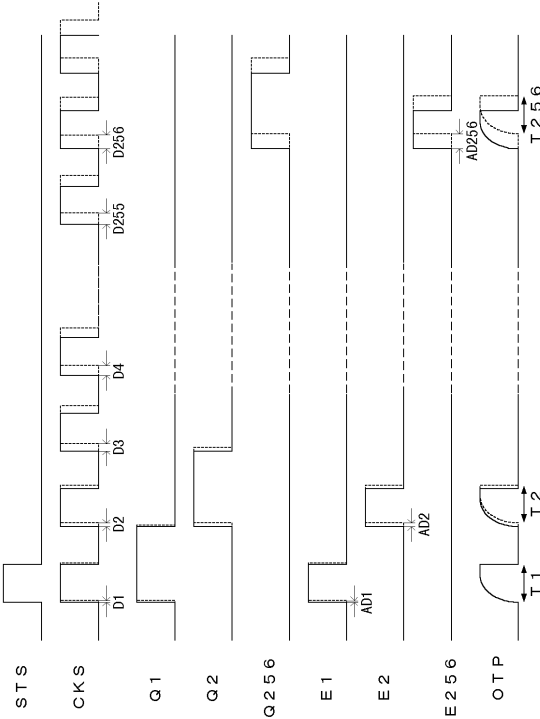
【図 6】



【図 7】



【図 8】



フロントページの続き

- (72)発明者 藤田 忠重
東京都武蔵野市中町2丁目9番32号 横河電機株式会社内
- (72)発明者 豊田 啓孝
東京都武蔵野市中町2丁目9番32号 横河電機株式会社内

審査官 恩田 春香

- (56)参考文献 特開平07-050743 (JP, A)
特開平10-242392 (JP, A)
特開平03-214962 (JP, A)
特開平05-300434 (JP, A)
特開平07-022511 (JP, A)
特開平2-296457 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
H01L 27/14 - 27/148